



(19)

(11) Publication number: **04153'**

Generated Document.

PATENT ABSTRACTS OF JAPAN(21) Application number: **02278230**(51) Intl. Cl.: **G06F 7/50 G06F 7/52**(22) Application date: **17.10.90**

(30) Priority: (43) Date of application publication: 27.05.92 (84) Designated contracting states:	(71) Applicant: FUJITSU LTD (72) Inventor: GOTO GENSUKE (74) Representative:
--	--

(54) MULTI-INPUT ADDING CIRCUIT

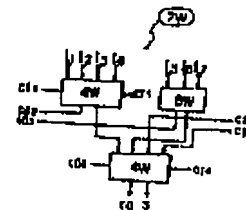
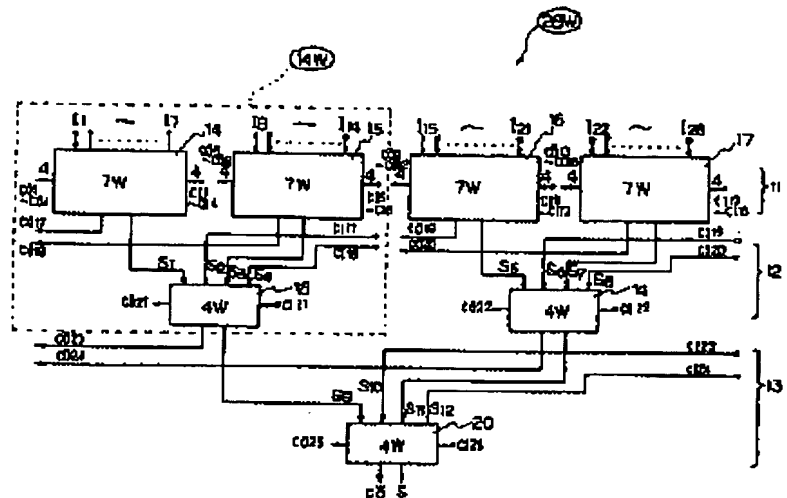
(57) Abstract:

PURPOSE: To obtain both fastness and layout easiness by expanding the repetitive arrangement system of a four-input Wallace tree circuit and constituting partial circuits by the repetitive arrangement of the same block even in an adding circuit which has the number of inputs other than $2n$.

CONSTITUTION: When the number of inputs to a III circuit is, for example, '28', the 28 inputs are received by, for example, four 7-input adding circuits 7W in an upper addition stage, and 8 outputs from the upper addition stage are received by one 4-input Wallace tree circuit each in an intermediate addition means and then received by one 4-input Wallace tree circuit in a lower addition stage. Here, the 1st stage of the 7-input adding circuit of the upper addition means consists of a 4-input Wallace tree circuit 4W and a 1-bit full-adding circuit 3W and the signal from this 1st stage is received by the 2nd stage

consisting of the 4-input Wallace tree circuit 4W. Therefore, 4-input Wallace tree circuits are repeated as the 2nd and succeeding stages and the repetition of the same block is improved as to an adding circuit of a practical multiplication scale which has any number of inputs. Consequently, the fastness and layout easiness are both realized.

COPYRIGHT: (C)1992,JPO&Japio



⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平4-153730

⑮ Int. Cl.⁵

識別記号

庁内整理番号

⑬ 公開 平成4年(1992)5月27日

G 06 F 7/50
7/52

3 1 0 N
A

2116-5B
2116-5B

審査請求 未請求 請求項の数 1 (全10頁)

⑭ 発明の名称 多入力加算回路

⑰ 特 願 平2-278230

⑱ 出 願 平2(1990)10月17日

⑲ 発 明 者 後 藤 源 助 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑳ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

㉑ 代 理 人 弁理士 井 桁 貞一 外2名

明 細 書

3. 発明の詳細な説明

1. 発明の名称

多入力加算回路

2. 特許請求の範囲

複数加算段の1段目を1ビット全加算器または1ビット加算器と4入力ワレストリー回路で構成し、

2段目以降を4入力ワレストリー回路で構成するとともに、

複数ビットからなる入力信号を互いに等しい整数または最近接整数となるように2分割し、

分割ビット数が2、3または4になるまで該分割動作を繰り返して、

各分割入力信号を前記1段目に入力することを特徴とする多入力加算回路。

〔概要〕

特に、ディジタル並列乗算器の部分積加算に適用する多入力加算回路に関し、

高速性とレイアウト容易性とを両立することを目的とし、

複数加算段の1段目を1ビット全加算器または1ビット加算器と4入力ワレストリー回路で構成し、2段目以降を4入力ワレストリー回路で構成するとともに、複数ビットからなる入力信号を互いに等しい整数または最近接整数となるよう2分割し、分割ビット数が2、3または4になるまで該分割動作を繰り返して、各分割入力信号を前記1段目に入力することを特徴とする。

〔産業上の利用分野〕

本発明は、多入力加算回路、特に、ディジタル並列乗算器の部分積加算に適用する多入力加算回路に関する。

一般に、 8×8 ビットあるいはそれ以上の実用的乗算規模を有する並列乗算器では、桁上げ保存方式（以下、CSA方式）やワレストリー方式が採用される。

CSA方式は、桁上げ信号を一桁上位の加算器に入力して1ビットずつ処理するもので、手計算に近く、乗算速度の点で難点があるものの、レイアウト容易性に優れた特長がある。一方、ワレストリー方式は、3ビット分の入力信号をひとつの加算器（全加算器）に入力し、その和信号を当該桁の次段の全加算器に入力するとともに、その桁上げ出力を1桁上位にある次段の全加算器に入力して足し込むもので、乗算速度が速い長所を有する反面、回路に規則性がなく、設計しづらい欠点がある。

〔従来の技術〕

第10図は従来の変形 Booth アルゴリズムに基づく乗算器（CSA方式）の一例を示す図である。この例では、部分積生成部（イ）で生成した

生成し、2段目のYデコーダ141と基本セル113～121で部分積 PP_1 を生成するとともに、部分積 PP_0 を加算する。また、3段目のYデコーダ142と基本セル122～130で部分積 PP_2 の生成および PP_2 と $(PP_0 + PP_1)$ の加算を行い、同様に、4段目のYデコーダ143と基本セル131～139で部分積 PP_3 の生成および PP_3 と $(PP_0 + PP_1 + PP_2)$ の加算を行う。なお、第12図は1つの基本セルのブロック図、第13図は基本セルの構成図、第14図はYデコーダの構成図である。

この従来技術によると、基本セルやYデコーダなどの2種類のセルと、キャリー伝播形加算回路144（CPA）を備えるだけで、変形 Booth アルゴリズムに基づく乗算器を実現できるとともに、セル間配線に相当の規則性を持たせることができる。したがって、配線の繰返し単位をセルに含めれば、セルのレイアウトだけでセル配置とセル間配線を同時に実現でき、設計容易性が向上する。

全ての部分積（ $PP_0 \sim PP_3$ ）を加算部（ロ）で一括して加算する。

部分積生成部（イ）は、 0 、 $\pm X$ 、 $\pm 2X$ を生成するブロック（ PP_i 生成器）と、これらのうちのひとつを部分積として選択する信号を発生するブロック（Yデコーダ）とから成り、加算部（ロ）は、加算器のアレー構成から成っている。

この構成によれば、部分積生成部（イ）と加算部（ロ）とを分離して設計でき、さらに、機能ブロック別に細分して設計できる点で好ましいものの、乗算ビット数の増大に伴うブロック間配線数の増大問題に対処できない不具合がある。

かかる点を踏まえ、例えば、特開昭55-105732号公報には、部分積生成器の1ビット分と全加算器1個を結合して基本セルとし、この基本セルとYデコーダを用いるようにした技術が開示されている。第11図はその構成図で、 8×8 ビット乗算器を示している。104～139は基本セル、140～143はYデコーダであり、1段目のYデコーダ140と基本セル104～112で部分積 PP_0 を

図みに、第11図では、基本セル104～139の接続をキャリーセーブ接続にして高速化を図り、さらに、一部のセルにインバータを付加することにより、符号伝播用のセルを不要にしてコンパクト化を実現している。

ところで、上記公報記載の開示例（第11図の構成例）にあつては、桁上げ選択加算器（Carry Select Adder）や先見桁上げ加算器（Carry Lookahead Adder）を用いることにより速度向上が図れるものの、CPA（加算器）144までの信号伝達段数が最大で4段となり、より一層の高速化を達成するといった観点から見た場合不十分なものであった。

なお、上記したように、乗算器をワレストリー構成で実現すれば、加算器の通過段数を減少でき、高速性の点で好ましいものとすることができる。例えば第15図に示す演算を実現する場合には、ワレストリーへの入力数の最大値は「5」となり、6入力のワレストリー回路（以下、6W）の5入力を使用すればよく、かかる6Wは、例えば第6

図に示すように、1ビット全加算器を上段で2個、中段で1個、下段で1個組み合わせることによって実現できる。したがって、通過段数を3段とすることができ、1段分の高速化を図ることができる。

しかし、ワレストリー構成では、レイアウトに規則性がなく、設計が極めて困難になる問題点があり、特に、 8×8 ビットあるいはそれ以上の実用的乗算規模の多ビットデータを扱う乗算器を設計する場合には、上記問題点の影響が大きい。

第17図は参考までに示す「14」入力ワレストリー回路の例であるが、多数の1ビット全加算器間の配線や他桁からの配線が不規則に交差しており、レイアウト設計に多くの労力を必要とする。

こうした欠点を補う方法として、多入力ワレストリー回路を4入力ずつのグループに分割し、4入力ワレストリー回路(4W)の繰返し使用によって多入力加算を行う方式が知られている。

第18図はこの方式を採用する14入力加算回路の構成例である。

入力信号の端数処理の面で、有効なのは入力信号のビット数が 2^n に等しいときだけであり、それ以外では回路が冗長になるか、または、同一部分回路の繰返し使用が不可能になり、レイアウト容易性が悪化する。

例えば、第18図の14W'に注目すると、部分回路である8入力ワレストリー分割回路(8W')と6入力ワレストリー分割回路(6W')が同一構成でないから、繰返し配置を行うことができない。また、第20図の28入力加算回路の例でも、8W'と4Wの混在回路となり、同一ブロックの繰返し配置を行うことができない。

本発明は、このような問題点に鑑みてなされたもので、4入力ワレストリー回路の繰返し配置方式を拡張し、 2^n 個以外の入力数を持つ加算回路においても同一ブロックの繰返し配置によって部分回路を構成できるようにし、高速性とレイアウト容易性の両立を図ることを目的としている。

これによると、1ビット全加算器を組み合わせる方式に比べてブロック間(4W間)の配線本数を少なくできる。しかも、多段に構成したときの段間配線数を「4」とするように部分回路を分割して、配線も含めて同一ブロックの繰返し配置を行うようにすれば、部分回路のレイアウト性を向上できる。また、4Wの回路は構成が簡単(第4図参照)であるから、設計も容易であり、LSIに好適な方式である。

なお、第19図は第18図の14入力ワレストリー分割回路(14W')を2個使用した28入力加算回路(28W')の例である。また、28入力の分割には、第20図に示すように、第18図の部分回路(8入力ワレストリー分割回路8W')を3個と4Wを1個使用し、4分割することも考えられる。

〔発明が解決しようとする課題〕

しかしながら、4入力ワレストリー回路だけを用いて回路分割を行う場合、すなわち、入力信号のビット数を4ビットずつに分割する場合には、

〔課題を解決するための手段〕

上記目的は、複数加算段の1段目を1ビット全加算器または1ビット加算器と4入力ワレストリー回路で構成し、2段目以降を4入力ワレストリー回路で構成するとともに、複数ビットからなる入力信号を互いに等しい整数または最近接整数となるように2分割し、分割ビット数が2、3または4になるまで該分割動作を繰返し、各分割入力信号を前記1段目に入力することにより達成できる。

〔作用〕

加算回路への入力数を例えば「28」とすると、まず、この28入力を上段加算段の例えば4個($28 \div 7 = 4$ 個)の7入力加算回路(7W)で受け、次いで、上段加算段からの8出力($4 \text{ 個} \times 2 = 8$)を、中段加算段の各1個ずつの4入力ワレストリー回路(4W)で受け、最後に下段加算段の1個の4入力ワレストリーで受ける。

ここで、上位加算段の7入力加算回路は、その

1段目を4入力ワレストリー回路(4W)と1ビット全加算回路(3W)で構成し、この1段目からの信号を4入力ワレストリー回路(4W)からなる2段目で受ける。

したがって、2段目以降が4入力ワレストリー回路の繰返しとなり、実用乗算規模のあらゆる入力数の加算回路について同一ブロックの繰返し性が高められる。

(実施例)

以下、本発明を図面に基づいて説明する。

第1～9図は本発明に係る多入力加算回路の一実施例を示す図である。

まず、第1図に従って「28」入力加算回路の構成を説明すると、この加算回路は、上位、中位および下位の各加算段11～13からなり、上位加算段11は I_1 から I_{28} までの「28」入力を7ビットずつ受ける4個の7入力ワレストリー回路(以下、7W)14～17を備え、中位加算段12は各1個の4入力ワレストリー回路(以下、4W)18および19

を備え、また、下位加算段13は1個の4W20を備える。

第2図は7Wの構成図であり、1つの7Wはその1段目を4入力ワレストリー回路(以下、4W)と1ビット全加算器(以下、3W)で構成し、2段目を4Wで構成する。

第3図(a)(b)は3Wの構成図であり、同図(a)はそのブロック図、同図(b)はその回路図である。3Wは、同位桁の3ビット入力(例えば I_1 、 I_2 、 I_3)を加算し、当該桁の和信号S(Sum)および桁上げ信号CO(Carry)を出力する。

第4図は4Wの構成図であり、同図(a)は2個の3Wの組み合わせによる構成例、同図(b)は専用回路の設計例である。専用回路の方が高速性に優れる。なお、同図(c)は専用回路の等価回路記号、同図(d)は専用回路で使用するイクスクルーシブオア(EXOR)回路の構成例である。

他の入力数のワレストリー回路、例えば5入力

ワレストリー回路(以下、5W)の構成例は第5図に示され、また、6入力ワレストリー回路(以下、6W)の構成例は第6図に示される。それぞれ3Wおよび4Wを組み合わせて実現する。

なお、第1～6図中の $C I_1 \sim C I_{28}$ は下位桁の各加算段からの桁上げ信号、 $C O_1 \sim C O_{28}$ は各加算段ごとの上位桁への桁上げ信号、COは当該桁の桁上げ信号、Sは当該桁の和信号である。

かかる構成において、上位加算段11に $I_1 \sim I_{28}$ を与えると、まず、7W14～17からの $S_1 \sim S_7$ が $C I_1 \sim C I_7$ と共に中位加算段12に伝えられ、次いで、中位加算段12からの $S_8 \sim S_{14}$ が $C I_8 \sim C I_{14}$ と共に下位加算段13の4W20に入力された後、下位加算段13から当該桁のCOおよびSが出力される。

すなわち、入力信号の28ビット($I_1 \sim I_{28}$)を14ビットずつに2分割した後、各14ビットを7ビットずつに2分割し、さらに、4ビットと3ビットに2分割して各7W14～17に入力する、といったワレストリー分割構成を用いた「28」入力

の加算処理を行っている。

ここで、第1図の左上半分に着目すると、 $I_1 \sim I_7$ を受ける7W14、 $I_8 \sim I_{14}$ を受ける7W15および中段の4W18によって14入力ワレストリー分割回路(以下、14W)が構成されており、同様にして、右上半分の7W16、17と4W19で14Wが構成されている。

したがって、配線も含めて同一の回路ブロック(14W)を2個使用するとともに、これと下段の4W20とを組み合わせるだけで28入力加算回路を構成でき、しかも、7Wブロックは、第2図に示すものを繰返して使用すればよいから、従来のワレストリー一括配置方式(第17図参照)や4Wの繰返し方式(第18図～第20図参照)に比べ、レイアウト容易性を格段に向上でき、特にLSIの設計に好適なものとすることができる。

なお、上記実施例では28入力を7入力単位に分割し、それぞれを7Wで処理しているが、これに限るものではなく、例えば、第5図や第6図の5Wや6Wを使用することにより、5入力単位に分

割したり、6入力単位に分割したりすることができ、従来の4入力単位の分割と組み合わせることによりあらゆる入力数に対応することができる。

例えば、入力数が「3」から「32」までの場合には、第7図に示す組み合わせになり、全ての入力数に対して繰り返し分割配置を可能にした多入力加算回路を実現することができる。

第8図はかかる組み合わせ例のうちの13入力加算回路の構成図であり、また、第9図は27入力加算回路の構成図である。7Wは第2図のものを使用し、6Wは第6図のものを使用する。13Wはそれぞれ1個の7Wと6W、14Wは2個の7Wで上位段を構成できる。

これら第8図および第9図の各上位回路は、それぞれ7Wと6W、13Wと14Wからなり完全同一ではないが、それぞれの構成や大きさ等が類似しているから、レイアウト性の面で大きな支障とはならない。

以上述べたように、上記実施例によれば、複数

の加算段の1段目を1ビット全加算器(3W)のみ、または、3Wと4入力ワレストリー回路(4W)で構成し、2段目以降を4Wで構成するとともに、複数ビットからなる入力信号を互いに等しい整数または最近接整数となるように2分割し、分割ビット数が2、3または4になるまで該分割動作を繰り返して各分割入力信号を前記1段目に入力するようにしたので、ワレストリーの高速性を活かしつつ、あらゆる入力数の多入力加算回路に対してその同一ブロックによる繰り返し性を高めることができ、レイアウト設計の容易性を向上することができる。

(発明の効果)

本発明によれば、複数の加算段の1段目を、1ビット全加算器(3W)のみ、若しくは、3Wと4入力ワレストリー回路(4W)の組み合わせで構成するとともに、2段目以降を4Wで構成したので、2*入力以外の多入力加算回路においても、ワレストリー回路の高速性を活かしつつ、回路を

規則性のある構成とすることができ、高速性とレイアウト容易性とを両立することができる。

4. 図面の簡単な説明

第1～9図は本発明に係る多入力加算回路の一実施例を示す図であり、

第1図はその28入力加算回路の構成図、

第2図はその7入力加算回路の構成図、

第3図はその1ビット全加算器の構成図、

第4図はその4入力ワレストリー回路の構成図、

第5図はその5入力加算回路の構成図、

第6図はその6入力加算回路の構成図、

第7図はその多入力加算回路の入力数ごとの分割構成を示す図、

第8図はその13入力加算回路の構成図、

第9図はその27入力加算回路の構成図、

第10～20図は従来例を示す図であり、

第10図はその変形 Booth アルゴリズムに基づく従来の並列乗算回路の構成図、

第11図はその従来の PPI 生成器および加算器

アレーの構成図、

第12図は第11図の基本セルの1つを示す図、

第13図はその従来例の基本セルの構成図、

第14図はその従来例の Y デコーダの構成図、

第15図はそのワレストリー方式による各桁の多入力加算回路への入力数を示す図、

第16図はその6入力ワレストリー回路の構成図、

第17図はその14入力ワレストリー回路の構成図、

第18図はその14入力加算回路の構成図、

第19図はその28入力加算回路の構成図、

第20図はその28入力加算回路の他の構成図である。

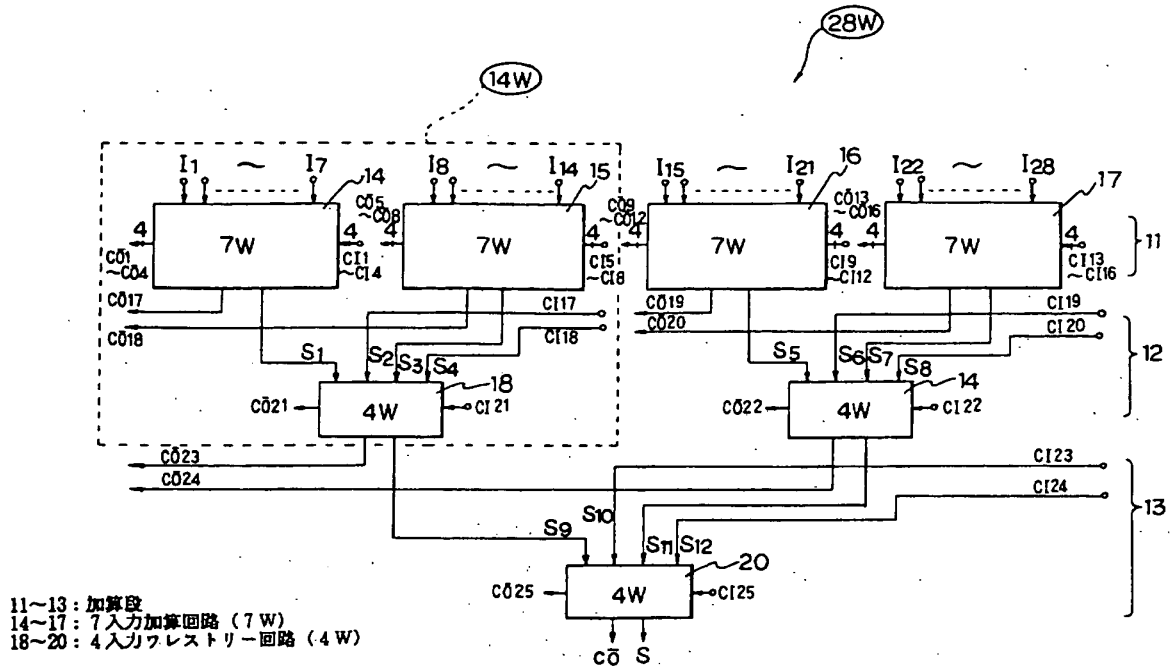
11～13……加算段、

14～17……7入力加算回路(7W)、

18～20……4入力ワレストリー回路(4W)。

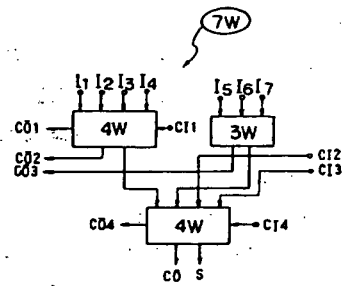
代理人 弁理士 井 桁 貞





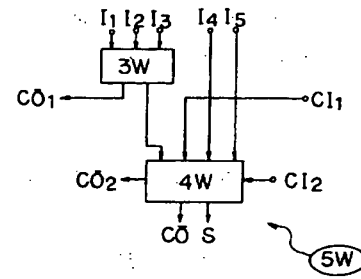
一実施例の28入力加算回路の構成図

第 1 図



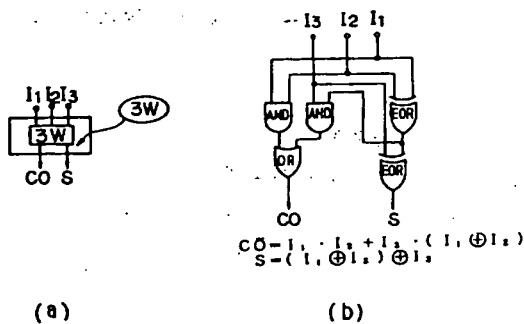
一実施例の7入力加算回路の構成図

第 2 図



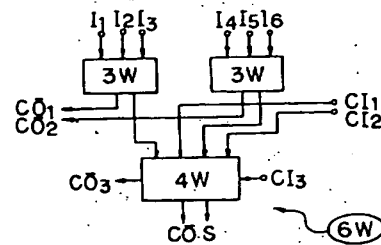
一実施例の5入力加算回路の構成図

第 5 図



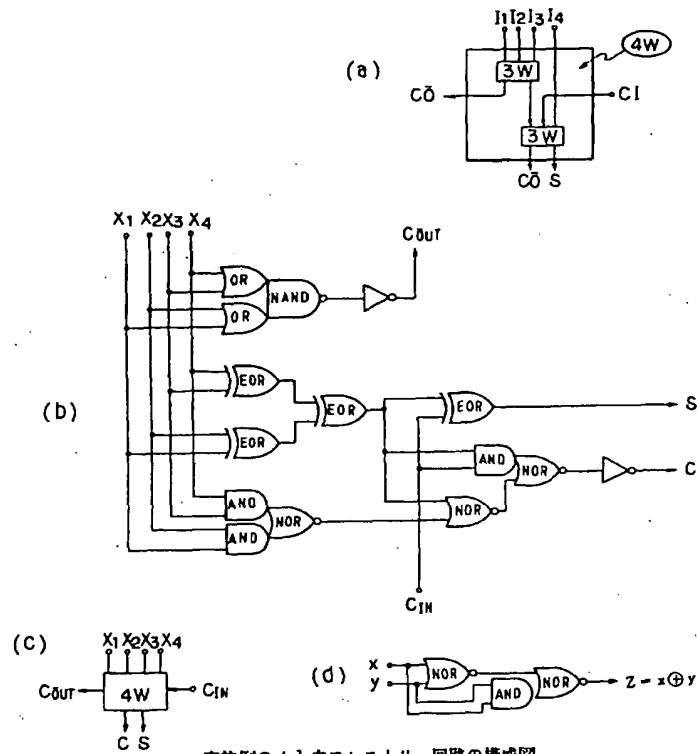
一実施例の1ビット全加算器の構成図

第 3 図



一実施例の6入力加算回路の構成図

第 6 図



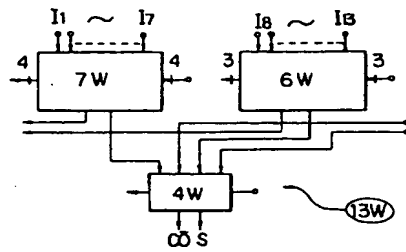
一実施例の4入力ワレストリー回路の構成図

第 4 図

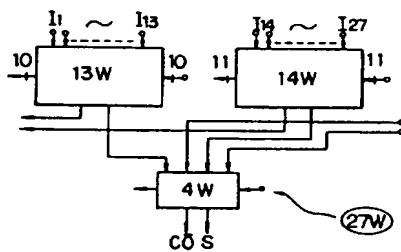
入力数	多入力加算回路の構成例
3	3W
4	4W
5	$(3W + (2入力)) + 4W = (5W)$
6	$(3W + 3W) + 4W = (6W)$
7	$(3W + 4W) + 4W = (7W)$
8	$(4W + 4W) + 4W = (8W)$ (従来構成)
9	$((5W) + (4W)) + 4W = (9W)$
10	$((5W) + (5W)) + 4W = (10W)$
11	$((6W) + (5W)) + 4W = (11W)$
12	$((6W) + (6W)) + 4W = (12W)$
13	$((7W) + (6W)) + 4W = (13W)$
14	$((7W) + (7W)) + 4W = (14W)$
15	$((8W) + (7W)) + 4W = (15W)$
16	$((8W) + (8W)) + 4W = (16W)$ (従来構成)
17	$((9W) + (8W)) + 4W = (17W)$
18	$((9W) + (9W)) + 4W = (18W)$
19	$((10W) + (9W)) + 4W = (19W)$
20	$((10W) + (10W)) + 4W = (20W)$
27	$((14W) + (13W)) + 4W = (27W)$
28	$((14W) + (14W)) + 4W = (28W)$
32	$((16W) + (16W)) + 4W = (32W)$ (従来構成)

一実施例の多入力加算回路の入力数ごとの分割構成を示す図

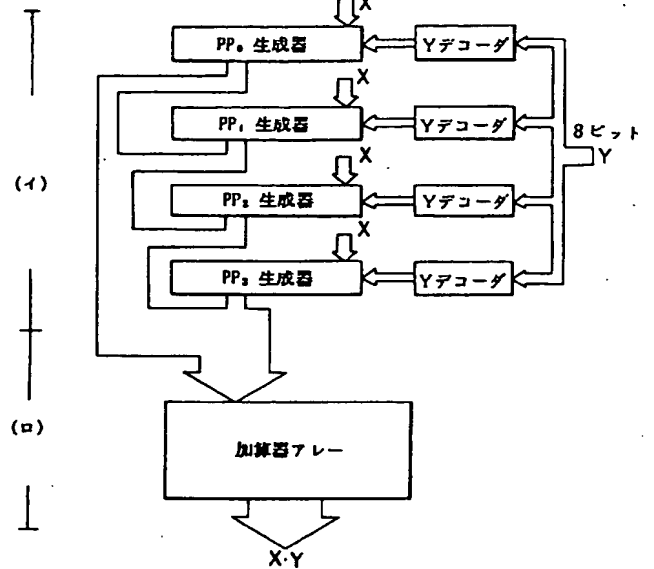
第 7 図



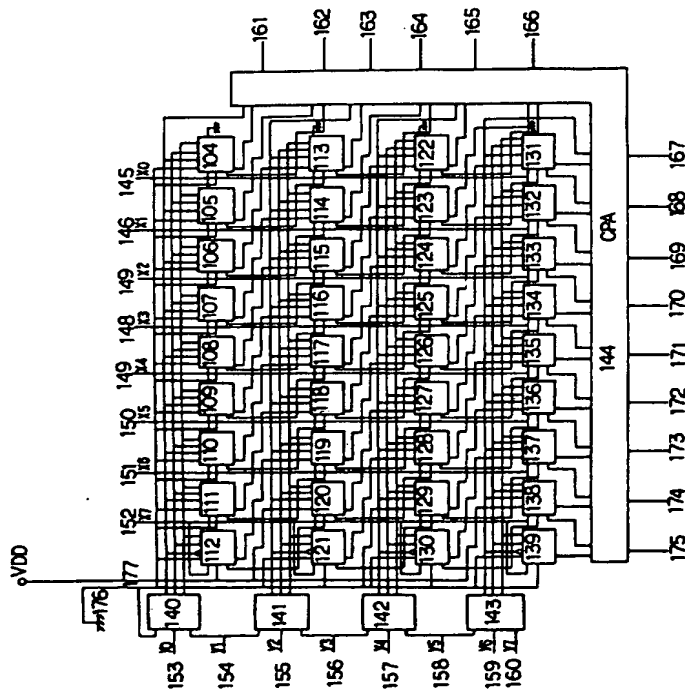
一実施例の13入力加算回路の構成図
第 8 図



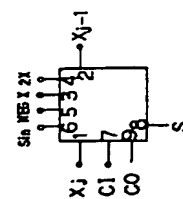
一実施例の27入力加算回路の構成図
第 9 図



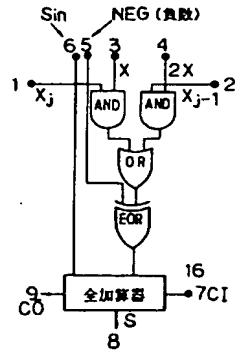
従来例の変形Boothアルゴリズムに基づく
従来の並列乗算回路の構成図
第 10 図



従来例の従来のPPi生成および加算器アレーの構成図
第 11 図

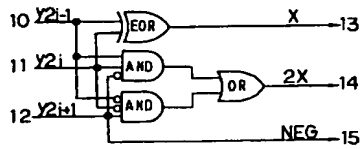


第11図の基本セルの1つを示す図
第 12 図



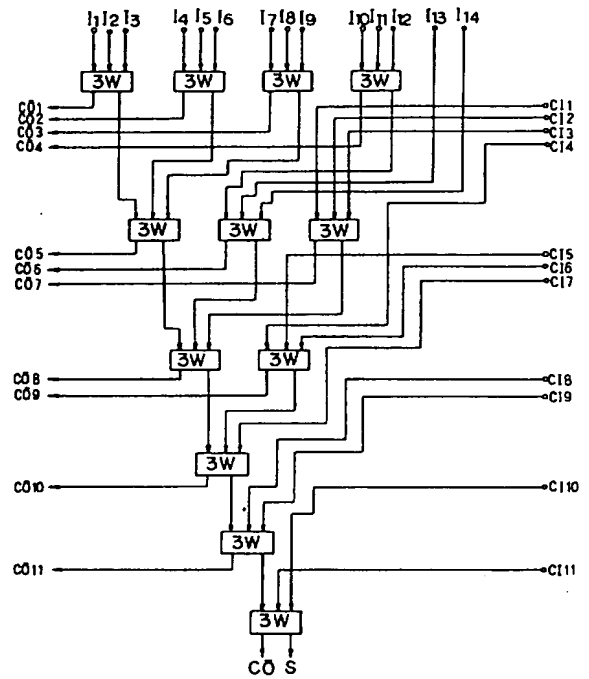
従来例の基本セルの構成図

第 13 図



従来例のYデコーダの構成図

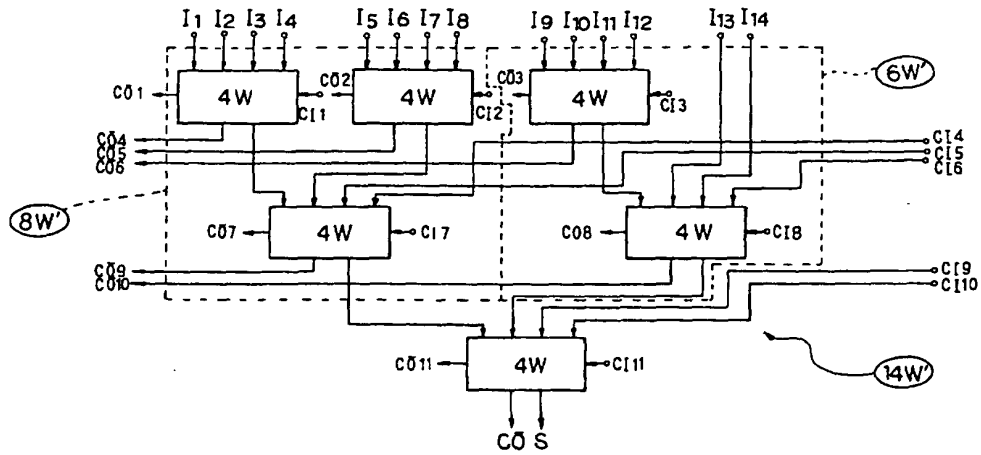
第 14 図



従来例の14入力フレストリー回路の構成図

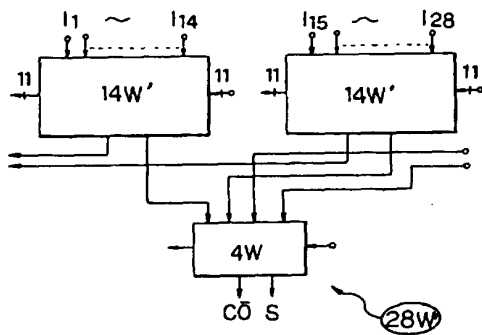
第 17 図

Z_0	Z_1	Z_2	Z_3	Z_4	Z_5	Z_6	Z_7	Z_8	Z_9	Z_{10}	Z_{11}	Z_{12}	Z_{13}	Z_{14}	Z_{15}	Z_{16}	Z_{17}	Z_{18}	Z_{19}	Z_{20}	Z_{21}	Z_{22}	Z_{23}	Z_{24}	Z_{25}	Z_{26}	Z_{27}	Z_{28}	Z_{29}	Z_{30}	Z_{31}	Z_{32}	Z_{33}	Z_{34}	Z_{35}	Z_{36}	Z_{37}	Z_{38}	Z_{39}	Z_{40}	Z_{41}	Z_{42}	Z_{43}	Z_{44}	Z_{45}	Z_{46}	Z_{47}	Z_{48}	Z_{49}	Z_{50}	Z_{51}	Z_{52}	Z_{53}	Z_{54}	Z_{55}	Z_{56}	Z_{57}	Z_{58}	Z_{59}	Z_{60}	Z_{61}	Z_{62}	Z_{63}	Z_{64}	Z_{65}	Z_{66}	Z_{67}	Z_{68}	Z_{69}	Z_{70}	Z_{71}	Z_{72}	Z_{73}	Z_{74}	Z_{75}	Z_{76}	Z_{77}	Z_{78}	Z_{79}	Z_{80}	Z_{81}	Z_{82}	Z_{83}	Z_{84}	Z_{85}	Z_{86}	Z_{87}	Z_{88}	Z_{89}	Z_{90}	Z_{91}	Z_{92}	Z_{93}	Z_{94}	Z_{95}	Z_{96}	Z_{97}	Z_{98}	Z_{99}	Z_{100}	Z_{101}	Z_{102}	Z_{103}	Z_{104}	Z_{105}	Z_{106}	Z_{107}	Z_{108}	Z_{109}	Z_{110}	Z_{111}	Z_{112}	Z_{113}	Z_{114}	Z_{115}	Z_{116}	Z_{117}	Z_{118}	Z_{119}	Z_{120}	Z_{121}	Z_{122}	Z_{123}	Z_{124}	Z_{125}	Z_{126}	Z_{127}	Z_{128}	Z_{129}	Z_{130}	Z_{131}	Z_{132}	Z_{133}	Z_{134}	Z_{135}	Z_{136}	Z_{137}	Z_{138}	Z_{139}	Z_{140}	Z_{141}	Z_{142}	Z_{143}	Z_{144}	Z_{145}	Z_{146}	Z_{147}	Z_{148}	Z_{149}	Z_{150}	Z_{151}	Z_{152}	Z_{153}	Z_{154}	Z_{155}	Z_{156}	Z_{157}	Z_{158}	Z_{159}	Z_{160}	Z_{161}	Z_{162}	Z_{163}	Z_{164}	Z_{165}	Z_{166}	Z_{167}	Z_{168}	Z_{169}	Z_{170}	Z_{171}	Z_{172}	Z_{173}	Z_{174}	Z_{175}	Z_{176}	Z_{177}	Z_{178}	Z_{179}	Z_{180}	Z_{181}	Z_{182}	Z_{183}	Z_{184}	Z_{185}	Z_{186}	Z_{187}	Z_{188}	Z_{189}	Z_{190}	Z_{191}	Z_{192}	Z_{193}	Z_{194}	Z_{195}	Z_{196}	Z_{197}	Z_{198}	Z_{199}	Z_{200}	Z_{201}	Z_{202}	Z_{203}	Z_{204}	Z_{205}	Z_{206}	Z_{207}	Z_{208}	Z_{209}	Z_{210}	Z_{211}	Z_{212}	Z_{213}	Z_{214}	Z_{215}	Z_{216}	Z_{217}	Z_{218}	Z_{219}	Z_{220}	Z_{221}	Z_{222}	Z_{223}	Z_{224}	Z_{225}	Z_{226}	Z_{227}	Z_{228}	Z_{229}	Z_{230}	Z_{231}	Z_{232}	Z_{233}	Z_{234}	Z_{235}	Z_{236}	Z_{237}	Z_{238}	Z_{239}	Z_{240}	Z_{241}	Z_{242}	Z_{243}	Z_{244}	Z_{245}	Z_{246}	Z_{247}	Z_{248}	Z_{249}	Z_{250}	Z_{251}	Z_{252}	Z_{253}	Z_{254}	Z_{255}	Z_{256}	Z_{257}	Z_{258}	Z_{259}	Z_{260}	Z_{261}	Z_{262}	Z_{263}	Z_{264}	Z_{265}	Z_{266}	Z_{267}	Z_{268}	Z_{269}	Z_{270}	Z_{271}	Z_{272}	Z_{273}	Z_{274}	Z_{275}	Z_{276}	Z_{277}	Z_{278}	Z_{279}	Z_{280}	Z_{281}	Z_{282}	Z_{283}	Z_{284}	Z_{285}	Z_{286}	Z_{287}	Z_{288}	Z_{289}	Z_{290}	Z_{291}	Z_{292}	Z_{293}	Z_{294}	Z_{295}	Z_{296}	Z_{297}	Z_{298}	Z_{299}	Z_{300}	Z_{301}	Z_{302}	Z_{303}	Z_{304}	Z_{305}	Z_{306}	Z_{307}	Z_{308}	Z_{309}	Z_{310}	Z_{311}	Z_{312}	Z_{313}	Z_{314}	Z_{315}	Z_{316}	Z_{317}	Z_{318}	Z_{319}	Z_{320}	Z_{321}	Z_{322}	Z_{323}	Z_{324}	Z_{325}	Z_{326}	Z_{327}	Z_{328}	Z_{329}	Z_{330}	Z_{331}	Z_{332}	Z_{333}	Z_{334}	Z_{335}	Z_{336}	Z_{337}	Z_{338}	Z_{339}	Z_{340}	Z_{341}	Z_{342}	Z_{343}	Z_{344}	Z_{345}	Z_{346}	Z_{347}	Z_{348}	Z_{349}	Z_{350}	Z_{351}	Z_{352}	Z_{353}	Z_{354}	Z_{355}	Z_{356}	Z_{357}	Z_{358}	Z_{359}	Z_{360}	Z_{361}	Z_{362}	Z_{363}	Z_{364}	Z_{365}	Z_{366}	Z_{367}	Z_{368}	Z_{369}	Z_{370}	Z_{371}	Z_{372}	Z_{373}	Z_{374}	Z_{375}	Z_{376}	Z_{377}	Z_{378}	Z_{379}	Z_{380}	Z_{381}	Z_{382}	Z_{383}	Z_{384}	Z_{385}	Z_{386}	Z_{387}	Z_{388}	Z_{389}	Z_{390}	Z_{391}	Z_{392}	Z_{393}	Z_{394}	Z_{395}	Z_{396}	Z_{397}	Z_{398}	Z_{399}	Z_{400}	Z_{401}	Z_{402}	Z_{403}	Z_{404}	Z_{405}	Z_{406}	Z_{407}	Z_{408}	Z_{409}	Z_{410}	Z_{411}	Z_{412}	Z_{413}	Z_{414}	Z_{415}	Z_{416}	Z_{417}	Z_{418}	Z_{419}	Z_{420}	Z_{421}	Z_{422}	Z_{423}	Z_{424}	Z_{425}	Z_{426}	Z_{427}	Z_{428}	Z_{429}	Z_{430}	Z_{431}	Z_{432}	Z_{433}	Z_{434}	Z_{435}	Z_{436}	Z_{437}	Z_{438}	Z_{439}	Z_{440}	Z_{441}	Z_{442}	Z_{443}	Z_{444}	Z_{445}	Z_{446}	Z_{447}	Z_{448}	Z_{449}	Z_{450}	Z_{451}	Z_{452}	Z_{453}	Z_{454}	Z_{455}	Z_{456}	Z_{457}	Z_{458}	Z_{459}	Z_{460}	Z_{461}	Z_{462}	Z_{463}	Z_{464}	Z_{465}	Z_{466}	Z_{467}	Z_{468}	Z_{469}	Z_{470}	Z_{471}	Z_{472}	Z_{473}	Z_{474}	Z_{475}	Z_{476}	Z_{477}	Z_{478}	Z_{479}	Z_{480}	Z_{481}	Z_{482}	Z_{483}	Z_{484}	Z_{485}	Z_{486}	Z_{487}	Z_{488}	Z_{489}	Z_{490}	Z_{491}	Z_{492}	Z_{493}	Z_{494}	Z_{495}	Z_{496}	Z_{497}	Z_{498}	Z_{499}	Z_{500}	Z_{501}	Z_{502}	Z_{503}	Z_{504}	Z_{505}	Z_{506}	Z_{507}	Z_{508}	Z_{509}	Z_{510}	Z_{511}	Z_{512}	Z_{513}	Z_{514}	Z_{515}	Z_{516}	Z_{517}	Z_{518}	Z_{519}	Z_{520}	Z_{521}	Z_{522}	Z_{523}	Z_{524}	Z_{525}	Z_{526}	Z_{527}	Z_{528}	Z_{529}	Z_{530}	Z_{531}	Z_{532}	Z_{533}	Z_{534}	Z_{535}	Z_{536}	Z_{537}	Z_{538}	Z_{539}	Z_{540}	Z_{541}	Z_{542}	Z_{543}	Z_{544}	Z_{545}	Z_{546}	Z_{547}	Z_{548}	Z_{549}	Z_{550}	Z_{551}	Z_{552}	Z_{553}	Z_{554}	Z_{555}	Z_{556}	Z_{557}	Z_{558}	Z_{559}	Z_{560}	Z_{561}	Z_{562}	Z_{563}	Z_{564}	Z_{565}	Z_{566}	Z_{567}	Z_{568}	Z_{569}	Z_{570}	Z_{571}	Z_{572}	Z_{573}	Z_{574}	Z_{575}	Z_{576}	Z_{577}	Z_{578}	Z_{579}	Z_{580}	Z_{581}	Z_{582}	Z_{583}	Z_{584}	Z_{585}	Z_{586}	Z_{587}	Z_{588}	Z_{589}	Z_{590}	Z_{591}	Z_{592}	Z_{593}	Z_{594}	Z_{595}	Z_{596}	Z_{597}	Z_{598}	Z_{599}	Z_{600}	Z_{601}	Z_{602}	Z_{603}	Z_{604}	Z_{605}	Z_{606}	Z_{607}	Z_{608}	Z_{609}	Z_{610}	Z_{611}	Z_{612}	Z_{613}	Z_{614}	Z_{615}	Z_{616}	Z_{617}	Z_{618}	Z_{619}	Z_{620}	Z_{621}	Z_{622}	Z_{623}	Z_{624}	Z_{625}	Z_{626}	Z_{627}	Z_{628}	Z_{629}	Z_{630}	Z_{631}	Z_{632}	Z_{633}	Z_{634}	Z_{635}	Z_{636}	Z_{637}	Z_{638}	Z_{639}	Z_{640}	Z_{641}	Z_{642}	Z_{643}	Z_{644}	Z_{645}	Z_{646}	Z_{647}	Z_{648}	Z_{649}	Z_{650}	Z_{651}	Z_{652}	Z_{653}	Z_{654}	Z_{655}	Z_{656}	Z_{657}	Z_{658}	Z_{659}	Z_{660}	Z_{661}	Z_{662}	Z_{663}	Z_{664}	Z_{665}	Z_{666}	Z_{667}	Z_{668}	Z_{669}	Z_{670}	Z_{671}	Z_{672}	Z_{673}	Z_{674}	Z_{675}	Z_{676}	Z_{677}	Z_{678}	Z_{679}	Z_{680}	Z_{681}	Z_{682}	Z_{683}	Z_{684}	Z_{685}	Z_{686}	Z_{687}	Z_{688}	Z_{689}	Z_{690}	Z_{691}	Z_{692}	Z_{693}	Z_{694}	Z_{695}	Z_{696}	Z_{697}	Z_{698}	Z_{699}	Z_{700}	Z_{701}	Z_{702}	Z_{703}	Z_{704}	Z_{705}	Z_{706}	Z_{707}	Z_{708}	Z_{709}	Z_{710}	Z_{711}	Z_{712}	Z_{713}	Z_{714}	Z_{715}	Z_{716}	Z_{717}	Z_{718}	Z_{719}	Z_{720}	Z_{721}	Z_{722}	Z_{723}	Z_{724}	Z_{725}	Z_{726}	Z_{727}	Z_{728}	Z_{729}	Z_{730}	Z_{731}	Z_{732}	Z_{733}	Z_{734}	Z_{735}	Z_{736}	Z_{737}	Z_{738}	Z_{739}	Z_{740}	Z_{741}	Z_{742}	Z_{743}	Z_{744}	Z_{745}	Z_{746}	Z_{747}	Z_{748}	Z_{749}	Z_{750}	Z_{751}	Z_{752}	Z_{753}	Z_{754}	Z_{755}	Z_{756}	Z_{757}	Z_{758}	Z_{759}	Z_{760}	Z_{761}	Z_{762}	Z_{763}	Z_{764}	Z_{765}	Z_{766}	Z_{767}	Z_{768}	Z_{769}	Z_{770}	Z_{771}	Z_{772}	Z_{773}	Z_{774}	Z_{775}	Z_{776}	Z_{777}	Z_{778}	Z_{779}	Z_{780}	Z_{781}	Z_{782}	Z_{783}	Z_{784}	Z_{785}	Z_{786}	Z_{787}	Z_{788}	Z_{789}	Z_{790}	Z_{791}	Z_{792}	Z_{793}	Z_{794}	Z_{795}	Z_{796}	Z_{797}	Z_{798}	Z_{799}	Z_{800}	Z_{801}	Z_{802}	Z_{803}	Z_{804}	Z_{805}	Z_{806}	Z_{807}	Z_{808}	Z_{809}	Z_{810}	Z_{811}	Z_{812}	Z_{813}	Z_{814}	Z_{815}	Z_{816}	Z_{817}	Z_{818}	Z_{819}	Z_{820}	Z_{821}	Z_{822}	Z_{823}	Z_{824}	Z_{825}	Z_{826}	Z_{827}	Z_{828}	Z_{829}	Z_{830}	Z_{831}	Z_{832}	Z_{833}	Z_{834}	Z_{835}	Z_{836}	Z_{837}	Z_{838}	Z_{839}	Z_{840}	Z_{841}	Z_{842}	Z_{843}	Z_{844}	Z_{845}	Z_{846}	Z_{847}	Z_{848}	Z_{849}	Z_{850}	Z_{851}	Z_{852}	Z_{853}	Z_{854}	Z_{855}	Z_{856}	Z_{857}	Z_{858}	Z_{859}	Z_{860}	Z_{861}	Z_{862}	Z_{863}	Z_{864}	Z_{865}	Z_{866}	Z_{867}	Z_{868}	Z_{869}	Z_{870}	Z_{871}	Z_{872}	Z_{873}	Z_{874}	Z_{875}	Z_{876}	Z_{877}	Z_{878}	Z_{879}	Z_{880}	Z_{881}	Z_{882}	Z_{883}	Z_{884}	Z_{885}	Z_{886}	Z_{887}	Z_{888}	Z_{889}	Z_{890}	Z_{891}	Z_{892}	Z_{893}	Z_{894}	Z_{895}	Z_{896}	Z_{897}	Z_{898}	Z_{899}	Z_{900}	Z_{901}	Z_{902}	Z_{903}	Z_{904}	Z_{905}	Z_{906}	Z_{907}	Z_{908}	Z_{909}	Z_{910}	Z_{911}	Z_{912}	Z_{913}	Z_{914}	Z_{915}	Z_{916}	Z_{917}	Z_{918}	Z_{919}	Z_{920}	Z_{921}	Z_{922}	Z_{923}	Z_{924}	Z_{925}	Z_{926}	Z_{927}	Z_{928}	Z_{929}	Z_{930}	Z_{931}	Z_{932}	Z_{933}	Z_{934}	Z_{935}	Z_{936}	Z_{937}	Z_{938}	Z_{939}	Z_{940}	Z_{941}	Z_{942}	Z_{943}	Z_{944}	Z_{945}	Z_{946}	Z_{947}	Z_{948}	Z_{949}	Z_{950}	Z_{951}	Z_{952}	Z_{953}	Z_{954}	Z_{955}	Z_{956}	Z_{957}	Z_{958}	Z_{959}	Z_{960}
-------	-------	-------	-------	-------	-------	-------	-------	-------	-------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------	-----------



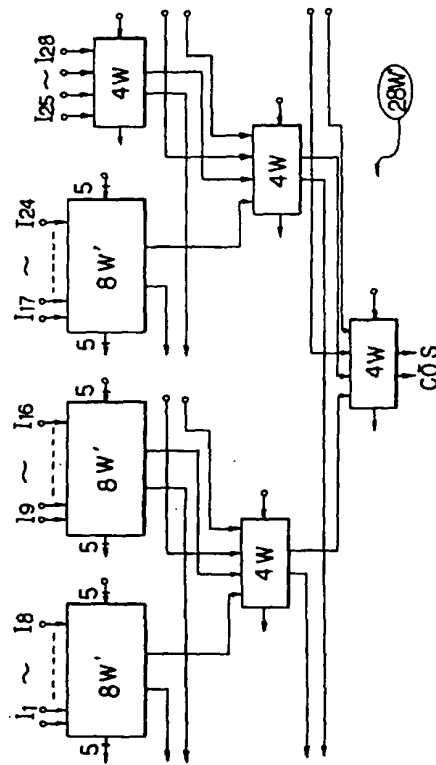
従来例の14入力加算回路の構成図

第 18 図



従来例の28入力加算回路の構成図

第 19 図



従来例の28入力加算回路の他の構成図

第 20 図